

Sistem besprekidnog napajanja snage 120 kVA u termoelektrani Kostolac A – invertori u paralelnom radu

Nikola Mirković¹, Blagota Jovanović¹, Slavko Veinović¹, Miroslav Popović¹, Ivan Kuraj¹, Anđelka Mirković¹, Zlatko Simeunović², Dejan Žukovski²

¹Univerzitet u Beogradu, Elektrotehnički institut Nikola Tesla, Koste Glavinića 8a, 11000 Beograd, Srbija

²Termoelektrana Kostolac A, Elektroprivreda Srbije AD, Bože Dimitrijevića 25, 12208 Kostolac, Srbija

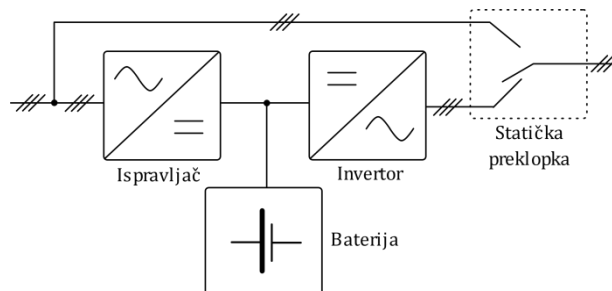
Kontakt autor: Nikola Mirković, email: nikola.mirkovic@ieent.org

Kratak sadržaj: Sistemi besprekidnih napajanja su od vitalnog značaja za mnoge potrošače u složenim kompleksima poput termoelektrane. U ovom radu prikazano je rešenje paralelnog rada dva invertora nominalnih snaga 60 kVA, zasnovano na kontroli prirode invertora. Predočeni su svi izazovi i tehnički detalji paralelizacije dva invertora, od ravnomernog deljenja opterećenja, preko komunikacije i uspostavljanja „master-slave“ odnosa, pa sve do tranzijentnih pojava pri ispadu jednog od invertora. Prikazane su detaljne simulacije u softverskom alatu Plecs svih relevantnih pojava i fenomena, shodno proračunu razvijeni su invertori a priloženi su i eksperimentalni rezultati rada ovih invertora u simuliranim eksploatacionim uslovima.

Ključne reči: invertori, paralelan rad, besprekidno napajanje

1. Uvod

Sistemi besprekidnih napajanja su sistemi koji obezbeđuju stabilno i kontinuirano napajanje potrošača od vitalnog značaja u složenim industrijskim kompleksima. Najčešće su sačinjeni od ispravljača, baterije, invertora i statičke preklopke [1,2], mogu biti monofazni i trofazni, a blok šema jednog ovakvog trofaznog sistema data je na Slici 1.

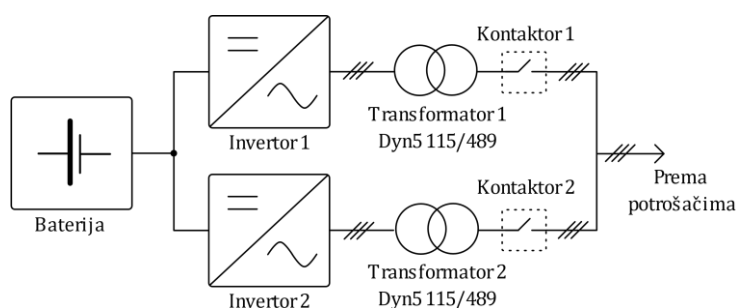


Slika 1 -Blok šema tipičnog trofaznog sistema besprekidnog napajanja

Zadatak ispravljača jeste obezbeđivanje odgovarajućeg jednosmernog napona, adekvatno punjenje baterije i snabdevanje invertora neophodnom energijom. Baterija služi kao rezervoar električne energije koji obezbeđuje energiju za rad potrošača u slučaju gubitka napajanja iz mreže. Invertor služi za regulaciju naizmennog napona kojim su napojeni potrošači, dok je zadatak statičke preklopke da vrši promenu uklopnog stanja i izvora napajanja kojim se napajaju potrošači [3,4]. Fokus ovog rada jeste na paralelnom radu invertora i prevazilaženju izazova koji se javljaju tokom njihove paralelizacije. Šema sistema razmatrana u ovom radu data je na Slici 2. Budući da je baterija nazivnog napona 220 VDC, invertori su povezani na zajedničke sabirnice preko pratećih transformatora prenosnog odnosa 115/489 V/V.

Glavni izazov prilikom paralelizacije invertora, predstavlja ravnomerno deljenje opterećenja između njih. U savremenoj literaturi postoje dva dominantna pristupa:

- Prvi koji je zasnovan na povezivanju invertora preko impedanse, bilo stvarne fizičke, ili kontrolno emulirane, na zajedničke sabirnice i kontrole sopstvenih izlaznih napona invertora. Svakako slučaj u kojem je impedansa emulirana putem kontrolnog algoritma (tzv. Droop kontrola) [5] je znatno atraktivniji zbog svojih prednosti u pogledu cene, veličine i težine samog rešenja.



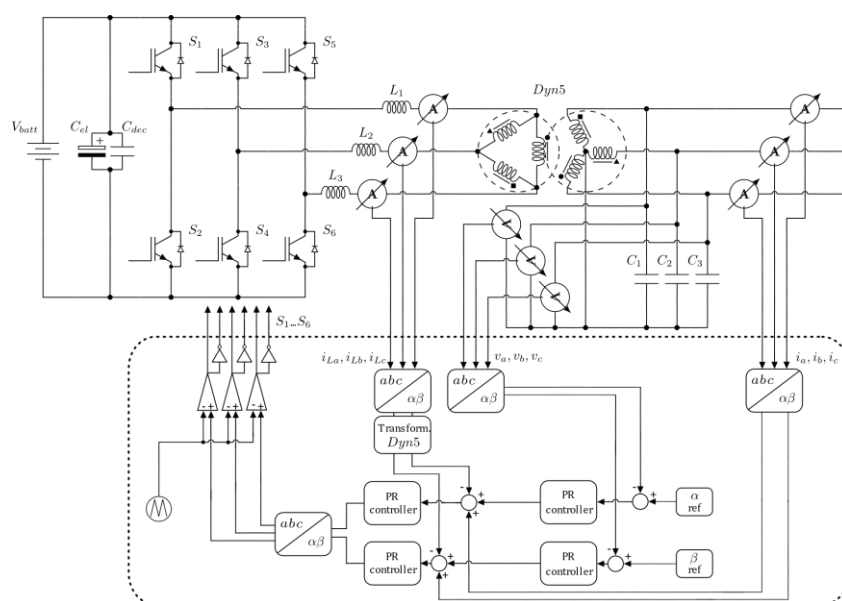
Slika 2 -Šema sistema razmatranog u ovom radu

- Drugi pristup jeste onaj koji je primenjen u ovome radu, a to je rad jednog invertora kao naponskog izvora, dok drugi invertor radi kao strujni izvor [6]. Na taj način izbegava se njihova kolizija na zajedničkim sabirnicama i problemi regulacije zajedničkog napona koji postoje u prvom slučaju.

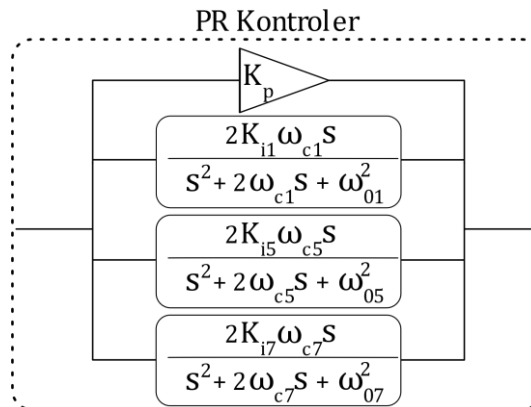
Zbog odabranog pristupa paralelizacije invertora, javljaju se izazovi kao što su brza i adekvatna komunikacija između njih, uspostavljanje „master-slave“ odnosa, kao i potiskivanje tranzijentnih pojava pri ispadu iz rada jednog od invertora u cilju održavanja stabilnosti sistema i održavanja izlaznog napajanja u predviđenim granicama. Sistem baziran na predloženom rešenju verifikovan je kroz realizaciju za potrebe sistema besprekidnog napajanja grupe od 3 motora u sklopu termoelektrane Kostolac A.

2. Opis rada jednog invertora

Šema jednog invertora sa klasičnim naponskim i strujnim kontrolnim petljama data je na Slici 3. Ukoliko samostalno napaja opterećenje, kontrola invertora je naponska, tj. njegov glavni zadatak je da održava napon prema potrošačima u zadatim granicama. U cilju zaštite poluprovodnika od kojih je invertor napravljen, a koji imaju svoja strujna ograničenja, prisutna je još jedna kontrolna petlja, strujna, koja je ugneždena na način prikazan na Slici 3 [7]. S obzirom da se u ovom radu razmatra trofazni invertor, kontrolu struja i napona moguće je uraditi na dva načina:



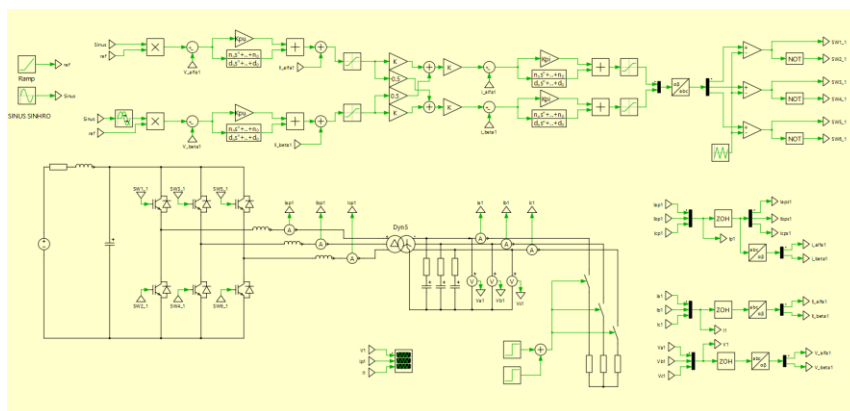
Slika 3 – Šema jednog invertora sa kontrolnim petljama



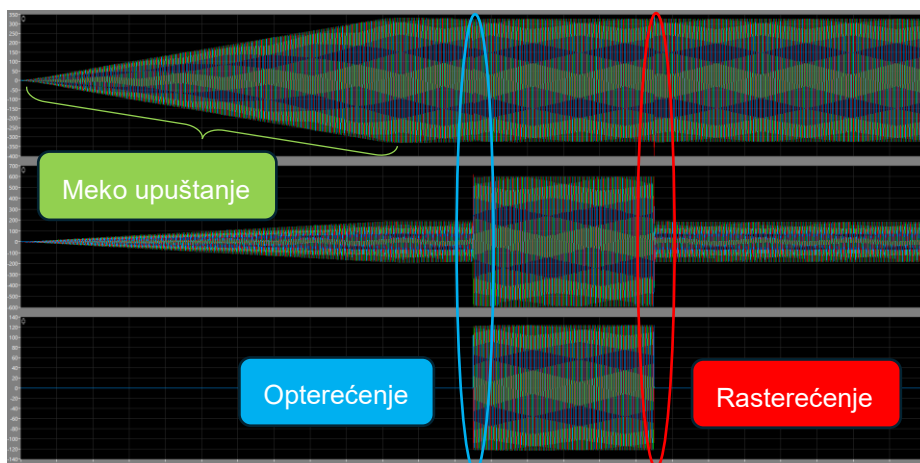
Slika 4 – Implementirana struktura PR kontrolera

- Primenom transformacije kontrolnih veličina iz abc u dq koordinatni sistem i primenom PI regulatora [8].
- Direktnom kontrolom merenih sinusoidalnih veličina primenom PR regulatora [9]. Ovo je pristup koji smo usvojili u ovom radu s tim da je izvršena transformacija iz abc domena u $\alpha\beta$, smanjujući broj regulatora sa 3 na 2.

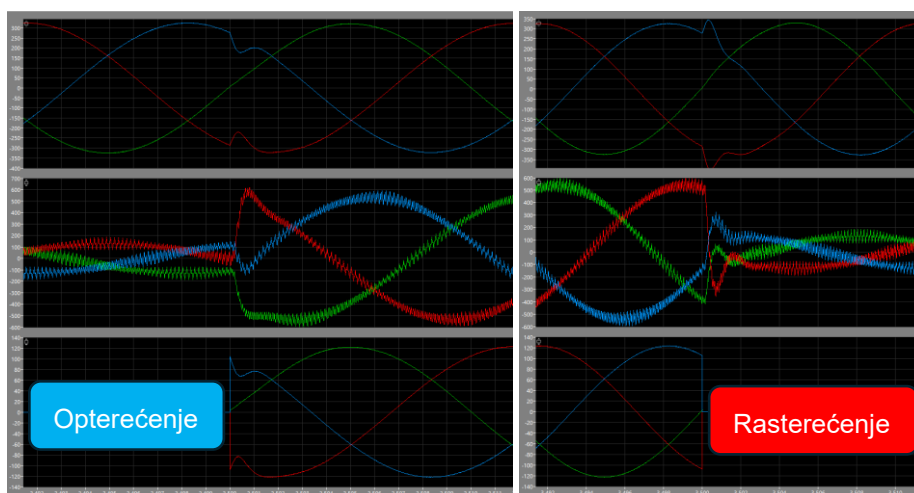
Sam process podešavanja PR regulatora nije tema ovog rada, stoga će ovde biti izostavljen. Više informacija o tome se može pronaći u sledećoj literaturi [10,11]. Usled postojanja viših harmonika struje zbog potencijalne nelinearnosti opterećenja, PR regulator struje je implementiran u formi prikazanoj na Slici 4, gde su pored osnovnog, uračunati i regulisani 5-ti i 7-mi harmonik. Treći harmonik se ne uzima u razmatranje u struji invertora zbog sprege transformatora. Naponski regulator je implementiran samo sa osnovnim harmonikom.



a)



b)



c)

Slika 5 – a) Simulacioni blok dijagram, b) Fazni naponi i struje invertora i opterećenja tokom karakterističnih faza rada, c) Krupan prikaz napona i struja invertora i opterećenja prilikom promene opterećenja (0-100% i 100-0%)

Kako bi se postigle što bolje dinamičke performanse sistema, a i kako bi se izbeglo dodavanje regulatora viših harmonika napona, ubačena je „feedforward“ veza po struji opterećenja kao što je prikazano na Slici 3. Na ovaj način podešavanja naponskog regulatora ne zavise od opterećenja, već se naponski regulator podešava samo da efikasno otklanja poremećaj regulisanog napona, tj. napona filtarskih kondenzatora, ne uzimajući u obzir struju opterećenja. Simulacioni blok dijagram u softverskom alatu Plecs jednog invertora dat je na Slici 5a sa svim prethodno navedenim osobinama. Fazni naponi, struje invertora i struje opterećenja prikazani su na Slici 5b. Na

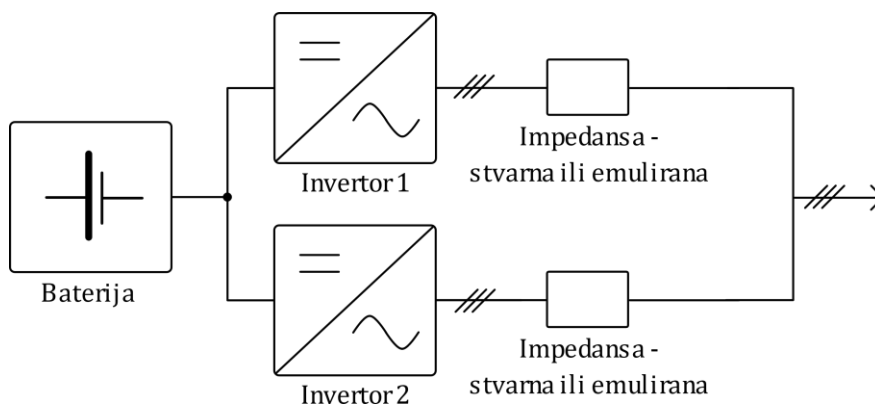
istoj slici, jasno se uočavaju simulirane faze rada – meko upuštanje („soft-start“), naglo opterećenje (0-100%) i naglo rasterećenje (100%-0%). Na Slici 5c prikazani su krupni kadrovi tranzijentnih trenutaka opterećenja i rasterećenja.

3. Paralelni rad dva invertora i raspodela opterećenja

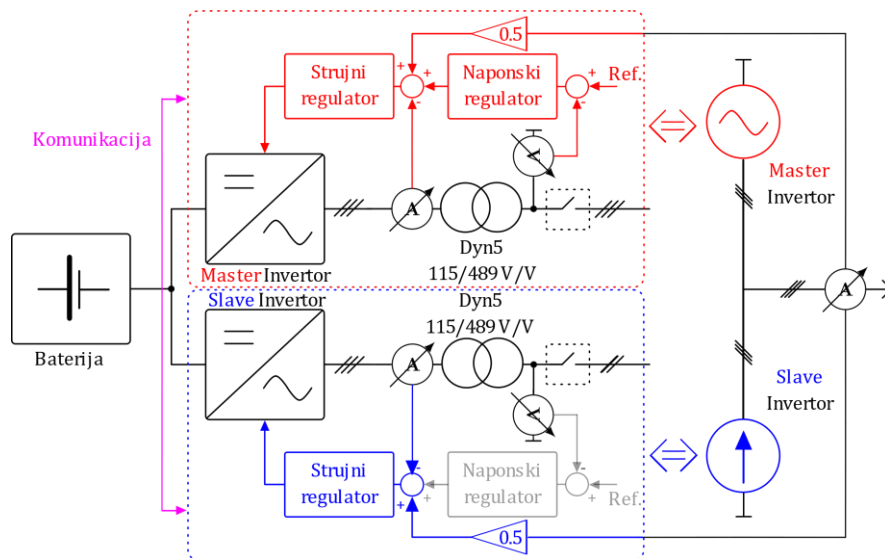
Paralelni rad dva invertora je izazovan za ostvarivanje sa aspekta uspešne regulacije izlaznog napona i raspodele opterećenja a uz zadržavanje predviđenog rada oba uređaja. Sama problematika paralelizacije može biti razmotrena na sledeći način:

- Svaki slobodnostojeći invertor kakav je opisan u prethodnom poglavlju, a koji kontroliše svoj izlazni napon, može biti posmatran i modelovan kao naponski izvor. Poznato je da se dva naponska izvora različitih napona ne mogu direktno povezati zbog javljanja struje izjednačenja, koje je u idealnom slučaju beskonačna, u realnim okolnostima ograničena ali velika i potencijalno destruktivna po same naponske izvore – invertore.

U cilju prevazilaženja ovog problema prilikom paralelizacije koriste se dve metode pomenute u poglavlju 2. Prva metoda zasnovana je na njihovom povezivanju na zajedničke sabirnice preko pojedinačnih induktivnih impedansi, bilo emuliranih ili stvarnih. Ovaj koncept prikazan je na Slici 6. U slučaju emuliranja impedanse reč je o takozvanoj droop kontroli, gde se u referencu naponske kontrolne petlje ubacuje negativan astatizam po struji invertora. U ovome se i oslikava glavni nedostatak ovog pristupa a to je – neprecizna regulacija napona na zajedničkim sabirnicama. Zbog toga, pristup koji je odabran u ovom radu zasniva se na kontroli prirode ponašanja paralelisanih invertora.



Slika 6 – Paralelizacija invertora preko impedanse

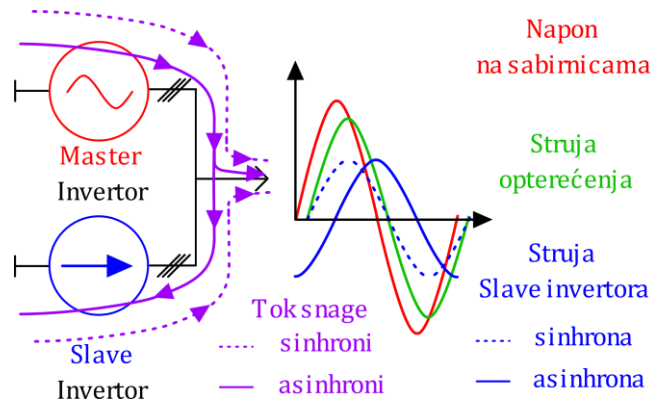


Slika 7 – Pristup paralelizacije invertora primenjen u ovom radu

Pristup koji je primenjen u ovom radu prikazan je na Slici 7. Jedan inverter kojeg ćemo zvati *Master*, radi u režimu naponske kontrole i reguliše napon na zajedničkim sabirnicama. Drugi inverter kojeg ćemo zvati *Slave*, radi sa isključenom naponskom petljom, tj. radi u režimu kontrole svoje izlazne struje, oponašajući karakteristike strujnog izvora. Na ovaj način izbegnuta je kolizija paralelnog rada dva naponska izvora, već su paralelno vezani naponski i strujni izvor. Ovaj princip moguće je ekstrapolirati i primeniti na paralelizaciju n uređaja, pri čemu je uvek 1 *Master* a *Slave*-ova može biti više. Ključni uslovi za uspešnu realizaciju sistema zasnovanog na ovom principu rada su:

- Uređaji koji su vezani u paralelu moraju biti *sinhronizovani*. Ovo je osnovni uslov. Radi se o tome da će opterećenje uzimati struju koja je definisana u odnosu na napon napajanja tj. napon koji zadaje *Master* inverter. Ukoliko je struja koju injektira *Slave* inverter pogrešnog ili promenljivog faznog stava u odnosu na zajednički napon, dolazi do neželjenog stanja gde *Slave* inverter može postati opterećenje za *Master*, tj. dolazi do cirkulisanja snage kroz invertore, čineći sistem neupotrebljivim. Ovo je prikazano na Slici 8.
- Pravilna *raspodela opterećenja*. Ovo se osigurava uvođenjem merenja celokupne izlazne struje sistema tj. struje opterećenja. Merenje ove struje dostupno je svim paralelno vezanim uređajima, bilo korišćenjem višestrukog broja senzora (pristup korišćen u ovom radu), bilo korišćenjem zajedničkog merenja što iziskuje izjednačavanje referentnih potencijala kontrolnih elektronika dvaju modula, ili putem komunikacije između modula. Prvi pristup jeste najskuplji ali je i najrobusniji poseduje najbolje dinamičke performanse budući da svaki inverter poznaje struju opterećenja.

Pravilna raspodela ove struje ostvaruje se tako što *Slave* inverter radi sa referencom struje koja je jednaka polovini struje opterećenja (U slučaju paralelizacije n invertora, struja svakog *Slave* invertora bila bi n -ti deo ukupne struje opterećenja).

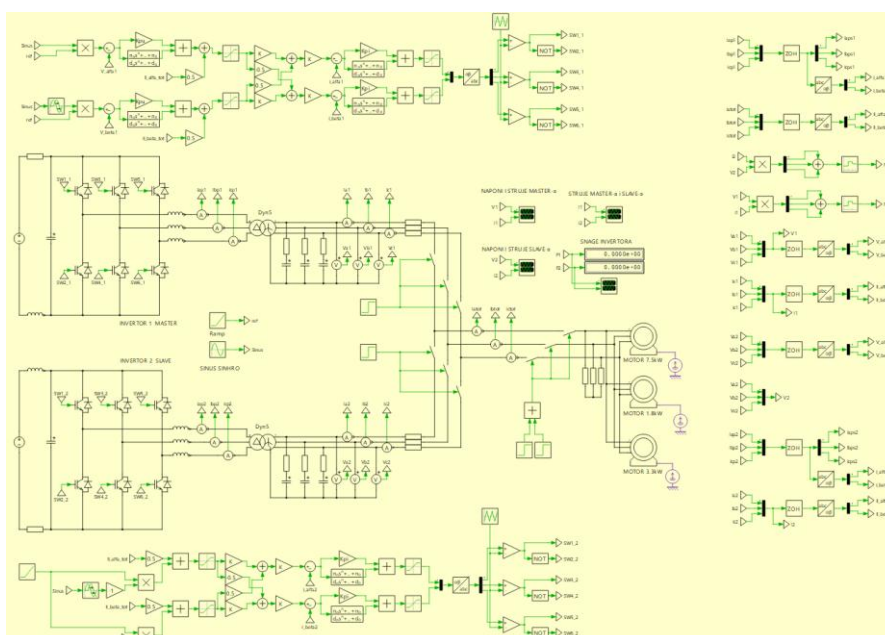


Slika 8 – Relevantni napon i struje i tokovi snaga pri sinhronom i asinhronom radu

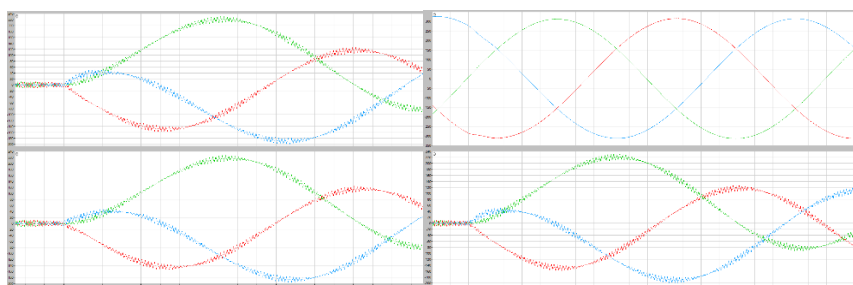
- Pravilan rad uređaja pri *ispadu jednog modula*. Čest motiv za primenu modularnih uređaja jeste mogućnost nesmetanog nastavka rada sistema pri ispadu jednog modula. U razmatranom sistemu, ispad *Slave* uređaja je manje kritičan, budući da je *Master* uređaj taj koji određuje napon. Putem komunikacije (u slučaju ovog rada moduli komuniciraju putem CAN protokola) *Master* inverter sazna da je ostao sam i jedina izmena jeste što feedforward struja koja se injektira postaje jednaka celokupnoj struji opterećenja (ako je *Slave* uređaj aktivan ova komponenta je jednaka polovini struje opterećenja budući da *Slave* doprinosi drugu polovinu). U slučaju ispada *Master* invertora situacija se komplikuje. Naime, sada je neophodno da *Slave* inverter sazna da je ostao sam i da uključi svoju naponsku kontrolnu petlju i preuzme ulogu *Master*-a. Glavni izazov u ovom slučaju jeste kašnjenje u komunikaciji i propad izlaznog napona koji se može desiti za to vreme, što dovodi u pitanje funkcionalnost celog sistema. Kako bi se ovo predupredilo, u ovom radu primenjena je metodologija forsiranja naponske kontrole – Naime, ukoliko bi se dogodilo da *Slave* uređaj detektuje trenutni propad napona veći od 10% automatski uključuje svoju naponsku petlju i počinje da učestvuje u oporavku napona. Na ovaj način izbegava se potencijalni dugoročni propad napona i ispadanje potrošača. Ovo forsiranje naponske petlje na *Slave* invertoru traje sve dok se komunikacijom ne ustanovi da li je *Master* i dalje prisutan ili je ispao. Dužina trajanja ovog procesa je u našem slučaju 10 ms.

Odgovarajućim rešenjima koja su prethodno opisana, stiče se mogućnost za uspešnu implementaciju modularnih invertora. Paralelizacija zasnovana na

ovom principu prvo je proverena pomoću simulacije u softverskom alatu Plecs. Na Slici 9a prikazana je šema simulacije dva invertora u paralelnom radu. Kao opterećenje korišćeni su asinhroni motori budući da je to slučaj koji je prisutan u termoelektrani Kostolac A za koju je sistem namenjen. Slika 9b prikazuje napone opterećenja kao i struje dvaju invertora prilikom zaletanja motora. Vredi napomenuti da je pored polovine struje opterećenja koja se injektira pomoću Slave invertora, tu prisutna i komponenta struje njegovih filtarskih kondenzatora. Na taj način se dodatno simetriira strujno opterećenje ovih invertora.



a)



b)

Slika 9 – a) Šema simulacije iz softverskog alata Plecs b) Struje dva invertora (levo) i napon i struja master invertora pri startu motora

4. Komunikacija i sinhronizacija invertora

U cilju razrešenja Master Slave uloge, dva invertora komuniciraju preko CAN magistrale. Implementiran je jednostavan protokol po kome dva uređaja razmenjuju minimalan broj podataka. Jedan uređaj se proglasi glavnim samo u za potrebe komunikacionog protokola. On inicira razmenu podataka sa drugim uređajem na svake 2,5 ms. Na ovaj način je emulirana master-slave komunikacija dva uređaja. Ovo ne treba mešati sa Master Slave ulogom (stanjem) invertora koja je objašnjena u poglavlju 3. Pored trenutnog Master Slave stanja, neophodno je razmeniti informacije o stanju izlaznog kontaktora da bi algoritam dodelio inverterima konačne Master Slave uloge.

Invertor koji prvi uključi svoj izlazni prekidač postaje Master. Automatski, drugom inverteru se dodeljuje Slave uloga. U slučaju da su oba invertora Master ili oba Slave, favorizuje se jedna od njih koji postaje jedini Master (onaj koji u komunikaciji inicira razmenu podataka). Kao što je već objašnjeno, Master invertor je u režimu naponske-strujne regulacije dok je Slave invertor samo u strujnoj regulaciji. Izuzetak se dešava kad se registruje propad izlaznog napona ispod zadate granice. Tada oba uređaja ulaze u naponsku regulaciju da bi podržali napon svim kapacitetima.

U slučaju da je izlazni kontaktor isključen, inverteru se dodeljuje Slave uloga. Kada je kontaktor isključen invertor se nalazi u praznom hodu i u naponskoj regulaciji.

Pored uticaja na izbor režima regulacije, razrešenje Master-Slave uloge je neophodno zbog međusobne sinhronizacije dva invertora. Pre vezivanja invertora u paralelan rad potrebno je sinhronisati njihove naponske reference. Takođe sinhronizaciju je potrebno održati i nakon vezivanja kada jedan od uređaja prelazi u strujnu regulaciju.

Sinhronizacija dva uređaja je realizovana pomoću dva optička porta. Interno, svaki uređaj formira binarni signal na osnovu svoje naponske reference. Kada je sinusna referenca veća od nule proglašavamo digitalnu "1" dok kada je referenca manja od nule imamo digitalnu "0". Na taj način dobijamo periodične simetrične četvrtke, sinhronizacioni signal koji Master uređaj šalje optičkim vlaknom na drugi Slave uređaj. Slave ima zadatak da sinhroniše svoju sinusnu naponsku referencu na pravougaoni sinhronizacioni signal. Nakon toga, dobija dozvolu za uključanje svog izlaznog kontaktora.

Računanje frekvencije sinhronizacionog signala i faznog ugla između interno generisane naponske reference i spoljnog sinhronizacionog signala se izvršava u prekidnoj rutini koja obrađuje eksterni prekid na uzlaznu ivicu sinhronizacionog signala. Izjednačavanje frekvencije se vrši promenom periode osnovnog tajmera koja definiše učestanost PWM signala (oko 6 kHz). Proces sinhronizacije se odvija u dve faze. U prvoj, frekvencija se podešava približno inkrementalnim regulatorom. Kada greška po frekvenciji postane dovoljno mala, prelazi se u drugu fazu koja uključuje fazno zaključanu petlju (PLL) koja u svojoj strukturi sadrži PI regulator. PLL menja vrednost periode

osnovnog tajmera sve dok se fazna greška između naponske reference i sinhronizacionog signala ne svedu na praktično nultu vrednost.

5. Implementacija i eksperimentalni rezultati

Fizička implementacija samog sistema data je na Slici 10. Sistem se sastoji od 2 invertora snage 60kVA i ormana preklopne automatike. Nazivni podaci jednog invertora dati su u Tabeli 1. Relevantni podaci o komponentama i njihovim parametrima dati su u Tabeli 2.



Slika 10 – Montirani uređaj u radionici Instituta u toku testiranja

Tabela 1 – Nazivni podaci invertora

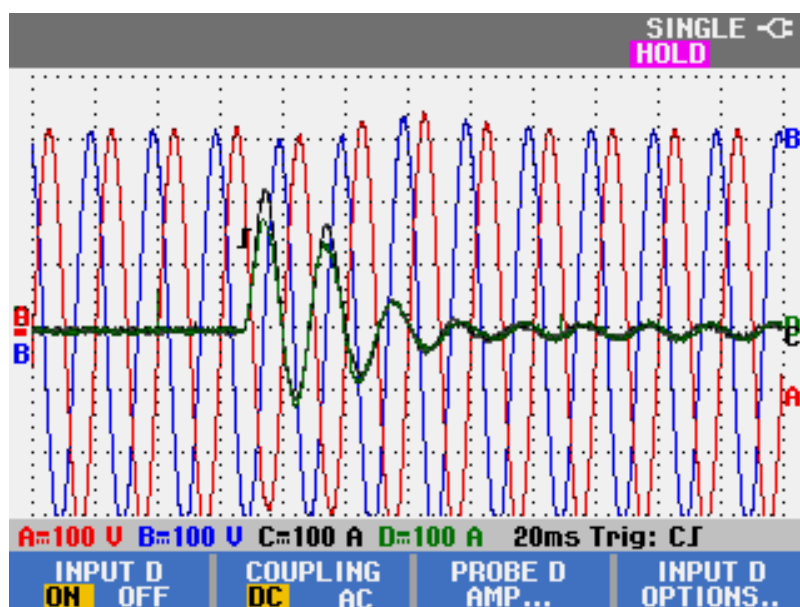
Podatak	Vrednost
Ulazni napon	220 Vdc, -15%, +20%
Ulazna snaga	52kW
AC komponenta ulazne struje	Max 10% p-p od $I_{dc,nom}$
Struja priključenja na bateriju	$< I_{dc,nom}$
Izlazni napon	3 x 380 / 220 V, 50 Hz
Nominalna snaga	60 kVA
Nominalni faktor snage	0,8 sa linearnim opterećenjem
Nominalna fazna struja	91 A
Preopteretljivost	50% za 60 sekundi
Ponašanje u kratkom spoju izlaza	Elektronski strujni limit, $2 \cdot I_{nom}$, 3 s

Tabela 2 – Komponente i parametri jednog invertora

Komponenta	Parametar
Elektrolitski kondenzatori DC linka	ALS30A472NP400
Snaberski kondenzator	C4BSNBX4200ZBLJ
IGBT half-bridge moduli	MG06600WB-BN4MM
Vazдушna filtarska prigušnica	18 μ H, 320 Arms
Filtarski kondenzatori	B32362A3157J030
Energetski transformator	63 kVA, 115/489, Dyn5, 50Hz, uk=3,3%

Dati sistem testiran je u praznom hodu, na rezistivno opterećenje i pri startovanju dva asinhrona motora, oba snage po 7,5 kW. Snaga koju sistem vuče iz baterije pri praznom hodu iznosi približno 2,2 kW. Pri testiranju rezistivnim opterećenjem korišćene su 3 grejalice, sa po 3 grejača, svaki snage 2 kW, rezultujući ukupnom snagom od 18 kW. Step en iskorišćenja u ovom slučaju bio je 87,8%, pri čemu treba imati u vidu da je opterećenje mnogo manje od nominalnog i da pri porastu opterećenja raste i efikasnost sistema. Sistem je testiran i pri startovanju pomenutih asinhronih motora i ovaj test jeste najznačajniji budući da odslikava gotovo identično opterećenje kao što je ono u realnim eksploatacionim uslovima. Na Slici 11 prikazani su eksperimentalni rezultati dobijeni snimanjem napona u fazama A i B, kao i

struje u fazama A oba invertora pri istovremenom startu oba motora pri čemu invertori rade paralelno. Kao što se može videti, struja koju povuku motori pri startu jednaka je oko 350 A, pri čemu vršna vrednost napona opadne na oko 300 V, što predstavlja propad napona manji od 10%. Na osnovu ovoga možemo tvrditi da će sistem i u eksploatacionim uslovima funkcionisati ispravno i neće dovesti do ispada opreme usled prevelikog propada napona.



Slika 11 – Start dva motora od po 7,5 kW na dva invertora u paralelnom radu

6. Priznanje

Želeli bismo da se zahvalimo kompaniji Plexim GmbH koja je omogućila licencu Beogradskom Univerzitetu za korišćenje softverskog simulacionog alata PLECS.

Literatura

- [1] A. E. Relation, "Uninterruptable Power for Critical Loads," in *IEEE Transactions on Industry and General Applications*, vol. IGA-5, no. 5, pp. 582-587, Sept. 1969. <https://doi.org/10.1109/TIGA.1969.4181074>

- [2] A. Kusko and F. E. Gilmore, "Application of Static Uninterruptible Power Systems to Computer Loads," in *IEEE Transactions on Industry and General Applications*, vol. IGA-6, no. 4, pp. 330-336, July 1970, <https://doi.org/10.1109/TIGA.1970.4181192>
- [3] T. Wolpert, "Uninterruptible Power Supply for Critical AC Loads -- A New Approach," in *IEEE Transactions on Industry Applications*, vol. IA-10, no. 5, pp. 627-634, Sept. 1974, <https://doi.org/10.1109/TIA.1974.349212>
- [4] L. J. Boutin, "Uninterruptible Power Supplies in the Textile Industry," in *IEEE Transactions on Industry Applications*, vol. IA-9, no. 2, pp. 127-132, March 1973, <https://doi.org/10.1109/TIA.1973.349935>
- [5] Q. -C. Zhong and Y. Zeng, "Universal Droop Control of Inverters With Different Types of Output Impedance," in *IEEE Access*, vol. 4, pp. 702-712, 2016, <https://doi.org/10.1109/ACCESS.2016.2526616>.
- [6] W. C. Lee, S. H. Lee, K. H. Kim and D. S. Hyun, "Novel control strategy for parallel operation of UPS system," *The 4th International Power Electronics and Motion Control Conference, 2004. IPEMC 2004.*, Xi'an, China, 2004, pp. 983-988 Vol.2.
- [7] Q. -C. Zhong and T. Hornik, "Cascaded Current–Voltage Control to Improve the Power Quality for a Grid-Connected Inverter With a Local Load," in *IEEE Transactions on Industrial Electronics*, vol. 60, no. 4, pp. 1344-1355, April 2013, <https://doi.org/10.1109/TIE.2012.2187415>.
- [8] U. Saleem, W. Li, Q. Ullah, A. Jabbar and M. Usman Sardar, "On Improving the Voltage Stability of Three Phase Inverter using D-Q Control System," *2021 16th International Conference on Emerging Technologies (ICET)*, Islamabad, Pakistan, 2021, pp. 1-6, <https://doi.org/10.1109/ICET54505.2021.9689834>
- [9] P. H. Gadde and S. Brahma, "Comparison of PR and PI Controllers for Inverter Control in an Unbalanced Microgrid," *2020 52nd North American Power Symposium (NAPS)*, Tempe, AZ, USA, 2021, pp. 1-6, <https://doi.org/10.1109/NAPS50074.2021.9449699>.
- [10] Zhang, N.; Tang, H.; Yao, C. A Systematic Method for Designing a PR Controller and Active Damping of the LCL Filter for Single-Phase Grid-Connected PV Inverters. *Energies* **2014**, *7*, 3934-3954. <https://doi.org/10.3390/en7063934>
- [11] A. A. Nazeri, P. Zacharias, F. M. Ibanez and S. Somkun, "Design of Proportional-Resonant Controller with Zero Steady-State Error for a Single-Phase Grid-Connected Voltage Source Inverter with an LCL Output Filter," *2019 IEEE Milan PowerTech*, Milan, Italy, 2019, pp. 1-6, <https://doi.org/10.1109/PTC.2019.8810554>.

Abstract. Uninterruptible Power Supply (UPS) systems are of vital importance for many consumers in complex facilities such as a thermal power plant. This paper presents a solution for the parallel operation of two inverters with nominal powers of 60 kVA, based on controlling the nature of the inverters. All challenges and technical details of parallelizing the two inverters are presented, from uniform load sharing and communication to establishing a "master-slave" relationship, and even the transient phenomena during the failure of one of the inverters. Detailed simulations of all relevant events and phenomena are simulated using the PLECS software tool. In accordance with the calculations, the inverters were developed, and experimental results of the operation of these inverters under simulated operational conditions are also included.

Keywords: inverters, parallel operation, uninterrupted power supply.

A 120 kVA Uninterrupted Power Supply System in Kostolac A Thermal Power Plant – Inverters in Parallel Operation

Nikola Mirković^{}, Blagota Jovanović^{}, Slavko Veinović^{}, Miroslav Popović, Ivan Kuraj, Anđelka Mirković^{}, Zlatko Simeunović, Dejan Žukovski

Rad primljen u uredništvo: 01.12.2025. godine.

Rad prihvaćen: 15.12.2025. godine.

